

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-214225

(43)Date of publication of application : 04.08.2000

(51)Int.Cl.

G01R 31/28

G01R 31/26

(21)Application number : 11-015328

(71)Applicant : ROHM CO LTD

(22)Date of filing : 25.01.1999

(72)Inventor : ISHIKAWA HIROYUKI
HORIUCHI YUKITO

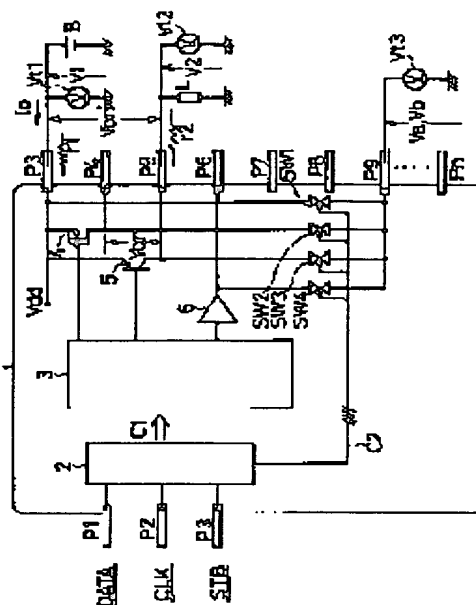
(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To accurately measure the characteristics of an element for output by separating lead terminals that become a source terminal and a sense terminal.

SOLUTION: A lead terminal P9 is provided as a sense terminal.

Then, first, an analog switch SW1 is turned on for a certain time when a bipolar transistor 5 is on, a voltage V_a of the lead terminal P9 at this time is measured by a DC voltmeter Vt3. After that, an analog switch SW3 is turned on, and a voltage V_b of the lead terminal P9 at this time is measured by a DC voltmeter Vt3. Since the voltage V_a is equal to $V_1 - I_0 \times r_1$ and the voltage V_b is equal to $V_2 + I_0 \times r_2$, an error content $I_0(r_1 + r_2)$ can be eliminated by measuring the voltages V_a and V_b using a separate and specific expression, thus obtaining a true on voltage V_{on} to be obtained of a bipolar transistor 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-214225

(P2000-214225A)

(43) 公開日 平成12年8月4日(2000.8.4)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

G 0 1 R 31/28

G 0 1 R 31/28

V 2 G 0 0 3

31/26

31/26

G 2 G 0 3 2

9 A 0 0 1

審査請求 未請求 請求項の数1 O L (全 5 頁)

(21) 出願番号

特願平11-15328

(22) 出願日

平成11年1月25日(1999.1.25)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 石川 裕之

京都市右京区西院溝崎町21番地 ローム株式会社内

(72) 発明者 堀内 幸人

京都市右京区西院溝崎町21番地 ローム株式会社内

(74) 代理人 100083231

弁理士 紋田 誠 (外1名)

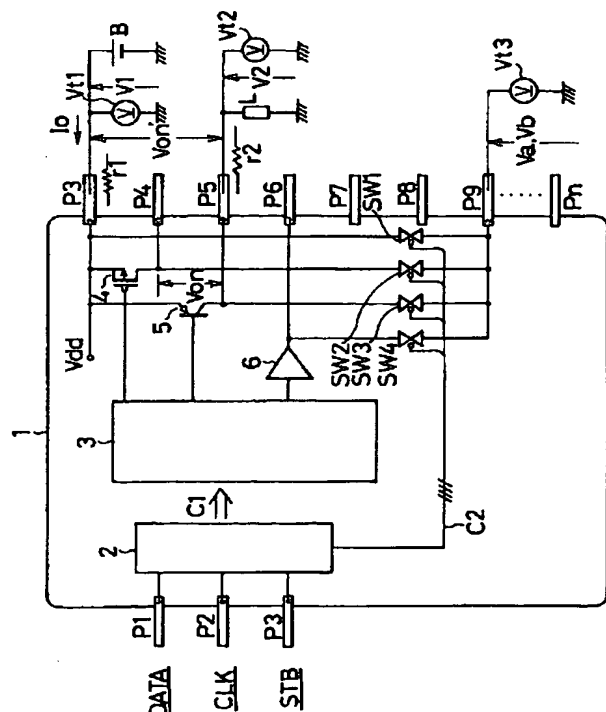
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 半導体装置の出力素子の特性を、接触抵抗及び配線抵抗による誤差分を除去し、正確に測定すると共に、特性測定のために増加するリード端子数を全体で1本とし、リード端子の増加を抑制すること。

【解決手段】 半導体装置は、制御信号に応じて駆動される複数の出力素子と、これら出力素子が接続される出力用リード端子と、単一のセンス用リード端子と、このセンス用リード端子と前記各出力素子との間にそれぞれ接続され、前記各出力素子の駆動と対応して選択的にオン・オフされるスイッチ素子と、信号入力端子のシリアル入力をデコードして前記出力素子を駆動する制御信号に応じた信号及び前記スイッチ素子をオン・オフする信号を出力するデコーダと、を備える。



【特許請求の範囲】

【請求項 1】 制御信号に応じて駆動される複数の出力素子と、これら出力素子が接続される出力用リード端子と、単一のセンス用リード端子と、このセンス用リード端子と前記各出力素子との間にそれぞれ接続され、選択的にオン・オフされるスイッチ素子と、信号入力用リード端子と、この信号入力用リード端子へのシリアル入力をデコードして前記出力素子を駆動する制御信号に応じた信号及び前記スイッチ素子をオン・オフする信号を出力するデコーダと、を備えることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、内部に設けられている出力用素子の特性測定を容易にした半導体装置に関する。

【0002】

【従来の技術】内部に出力用素子を有する、IC、LSIなどの半導体装置においては、外部の接続回路との整合上、それらの特性を正確に把握しておくことが必要である。この出力用素子の特性測定に際しては、半導体装置のリード端子と、測定装置のソケットのリードとの間に発生する接触抵抗や、測定装置の配線抵抗による誤差分が存在し、出力用素子の特性の正確な値を得るのが困難である。特に、出力用素子が、低いオン抵抗（例えば、数オーム程度）であるMOSトランジスタ、接合型トランジスタや、大電流型（例えば、100mA以上）のレギュレータの特性を測定する場合には、接触抵抗や配線抵抗による誤差分の影響が大きく、真値を得ることは困難であった。

【0003】図2は、半導体装置の出力用素子の特性測定を容易にした従来の測定方法を示す図である。同図において、半導体装置10のリード端子P1、P4間に接続されているMOSトランジスタ20の特性を測定するために、リード端子P1に電池Bが、リード端子P4に負荷Lが接続されている。またリード端子P1の電圧及びリード端子P4の電圧を測定するように、それぞれ直流電圧計Vt11、直流電圧計Vt12が接続されている。

【0004】この図2の特性測定例においては、電流系のソースラインと電圧測定系のセンスラインとを分離して、リード端子P1、リード端子P4自体の電圧を測定しているため、測定装置の配線抵抗による誤差分は除去することができる。しかし、リード端子P1、P4と測定装置のソケットのリードとの間に発生する接触抵抗は依然として存在し、この接触抵抗による誤差分を除去することはできない。

【0005】図3は、従来の他の測定方法を示す図である。同図において、半導体装置10のリード端子Piの一方側にソケットのリード11を配置し、他方側に当て

木12を配置する。そして、特性測定時にソケットのリード11と押圧用の当て木12との間で、リード端子Piを押圧することで、リード端子Piとソケットのリード11との接触面積を大きくして、両者の間の接触抵抗値を下げている。

【0006】この図3の測定方法においては、測定回数を重ねるに従い、ソケットリード11の接触面に酸化物などが付着してくる。この結果、ソケットのリード11と押圧用の当て木12との間の押圧力を上げても、リード端子Piとソケットのリード11との接触抵抗値は下がらなくなってしまう。

【0007】図4は、従来の更に他の測定方法を示す図である。同図において、ソケットのリードを、電圧を検知するためのセンス用リード14と、電流を流し込むためのフォース用リード13とに分けている。そして、これらセンス用リード14とフォース用リード13とで、半導体装置10のリード端子Piを挟み込むようにして、リード端子Piとソケットのフォース用リード13の間の接触抵抗値を下げている。

【0008】この図4の測定方法においては、リード端子Piとソケットのフォース用リード13の間の接触抵抗値をある程度下げることは期待できるものの、ソケットのリードに上下2本のリードを必要とするため、半導体装置10のリード端子Piのピッチが狭くなってくると、ソケット自体の加工が難しくなってくる。

【0009】図5は、半導体装置の出力用素子の特性測定を容易にするために、半導体装置10自体のリード端子の配置を変更した従来の測定方法を示す図である。同図において、半導体装置10のリード端子P2、P5間に接続されているMOSトランジスタ20の特性を測定するために、半導体装置10の内部において測定を行いたいリード端子にそれぞれ個別にセンス用の端子としてリード端子を専用に設けている。この例では、リード端子P1及びリード端子P6を特性測定のために専用に設けている。そして、リード端子P2に電池Bが、リード端子P1に直流電圧計Vt13が、リード端子P5に負荷Lが、リード端子P6に直流電圧計Vt14が、それぞれ接続されている。

【0010】この図5の測定方法によれば、接触抵抗及び配線抵抗による誤差分は除去でき、正確に特性測定を行うことができる。しかしながら、特性測定が必要なリード端子の各々に対してセンス端子を設ける必要があるため、半導体装置10のリード端子数が著しく増加してしまう。

【0011】

【発明が解決しようとする課題】以上のように、従来の測定方法では、接触抵抗あるいは配線抵抗による誤差分により、半導体装置の出力用素子の特性を、正確に測定することができない、また、接触抵抗及び配線抵抗による誤差分を除去するために特性測定が必要なリード端子

3

の各々に対してセンス端子を設けると、半導体装置 10 のリード端子数が著しく増加してしまい、実用性に欠ける、等の問題があった。

【0012】本発明は、半導体装置の出力素子の特性を、接触抵抗及び配線抵抗による誤差分を除去し、正確に測定すると共に、特性測定のために増加するリード端子数を全体で 1 本とし、リード端子の増加を抑制した半導体装置を提供することを目的とする。

【0013】

【課題を解決するための手段】請求項 1 の半導体装置は、制御信号に応じて駆動される複数の出力素子と、これら出力素子が接続される出力用リード端子と、単一のセンス用リード端子と、このセンス用リード端子と前記各出力素子との間にそれぞれ接続され、選択的にオン・オフされるスイッチ素子と、信号入力用リード端子と、この信号入力用リード端子へのシリアル入力をデコードして前記出力素子を駆動する制御信号に応じた信号及び前記スイッチ素子をオン・オフする信号を出力するデコーダと、を備えることを特徴とする。

【0014】この構成によれば、ソース端子となるリード端子とセンス端子となるリード端子が分離されることで、半導体装置のリード端子と測定装置のソケットのリードとの間に発生する接触抵抗や、測定装置の配線抵抗による誤差分を除去でき、出力素子の正確な特性を測定することができる。

【0015】また、選択的にオン・オフされるスイッチ素子をセンス端子となるリード端子に接続し、また信号入力端子のシリアル入力をデコードして前記スイッチ素子をオン・オフすることにより、特性測定のために増加するリード端子数を全体で 1 本とし、半導体装置のリード端子の増加を抑制することができる。

【0016】

【発明の実施の形態】本発明の実施例について、図 1 を参照して説明する。図 1 は、本発明の実施例に係る半導体装置、及びこの半導体装置の出力素子の特性測定回路例を示す図である。

【0017】図 1 において、IC、LSI 等の半導体装置 1 は、デコーダ 2 と、制御回路 3 と、出力素子である MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 と、アナログスイッチ SW1～アナログスイッチ SW4 と、入出力端子となるリード端子 P1～Pn とから構成されている。

【0018】そして、半導体装置 1 は、入力として、入力データ DATA、クロック信号 CLK、ストロブ信号 STB のシリアル 3 線入力とされており、これらがリード端子 P1～P3 に入力される。

【0019】デコーダ 2 は、リード端子 P1～P3 に入力されたシリアル 3 線入力をデコードし、そのデコード結果に応じて制御信号 C1 及び C2 を出力する。このデコーダ 2 は、通常の入力信号に対してデコード出力を得

4

るほか、出力素子の特性測定を指示する入力信号に対しても、アドレスが割り当てられており、特性測定用のデコード出力を得るように構成されている。これらのデコード出力が、制御信号 C1 及び C2 として、他の構成要素に供給される。

【0020】制御回路 3 は、デコーダ 2 からの制御信号 C1 を受けて、MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 等の出力素子に駆動信号を出力する。なお、出力素子の特性測定時には、この出力素子の駆動信号は、いずれか 1 つの出力素子が駆動されるように出力される。

【0021】MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 は、それぞれ出力素子であり、制御信号 C1 に応じて、MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 等の所定の出力素子に制御信号を与える制御回路 3 の信号により駆動されると共に、所定のリード端子 P3～P6 に接続される。そして、これら出力素子、MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 の特性測定時に、当該出力素子が駆動される。

【0022】アナログスイッチ SW1～アナログスイッチ SW4 は、それぞれ一方の端子が測定したい点、すなわち制御電源線 Vdd（或いはリード端子 P3）、MOS トランジスタ 4 の出力端子（或いはリード端子 P4）、バイポーラトランジスタ 5 の出力端子（或いはリード端子 P5）、レギュレータ 6 の出力端子（或いはリード端子 P6）、に接続される。また、他方の端子は、共通にリード端子 P9 に接続される。そして、これらアナログスイッチ SW1～アナログスイッチ SW4 は、デコーダ 2 からの制御信号 C2 により、MOS トランジスタ 4、バイポーラトランジスタ 5、レギュレータ 6 の特性測定時に、出力素子の特性測定時に駆動される出力素子に対応して、特定のアナログスイッチがオン状態に駆動される。

【0023】また、電池 B は特性測定用の電源であり、Vt1、Vt2、Vt3 は直流電圧計、L は特性測定用負荷であり、それぞれ図示されるように接続される。

【0024】さて、このように構成される半導体装置 1 の出力素子の特性測定時の動作を、バイポーラトランジスタ 5 の特性測定を例として、説明する。

【0025】バイポーラトランジスタ 5 の特性測定を指示する、入力データ DATA、クロック信号 CLK、ストロブ信号 STB のシリアル 3 線入力が、リード端子 P1～P3 に供給される。このシリアル 3 線入力がデコーダ 2 でデコードされ、制御信号 C1 に応じて制御回路 3 からバイポーラトランジスタ 5 に駆動信号が供給され、バイポーラトランジスタ 5 がオン状態となる。これにより、電池 B から直流電流 I0 がリード端子 P3、バイポーラトランジスタ 5、リード端子 P5、特性測定用負荷 L を通して流れる。

5

【0026】一方、デコーダ2からの制御信号C2は、パイポーラトランジスタ5の特性測定の指示に応じて、まずアナログスイッチSW1が一定時間オン状態にされ、その後アナログスイッチSW3がオン状態にされる。もちろん逆の順番でもよい。

【0027】このとき、直流電圧計Vt1により電池Bの電圧V1を測定し、直流電圧計Vt2により特性測定用負荷Lの電圧V2を測定し、パイポーラトランジスタ5の見かけのオン電圧Von'を求めると、 $V_{on'} = V1 - V2 = V_{on} + I0(r1 + r2)$ 、となる。ここで、Vonはパイポーラトランジスタ5の求めるべき真のオン電圧、r1はリード端子P3とソケットリードとの接触抵抗及び測定回路の配線抵抗、r2はリード端子P5とソケットリードとの接触抵抗及び測定回路の配線抵抗、である。

【0028】このように、単に、被測定出力素子であるパイポーラトランジスタ5の出力端子であるリード端子P3、P5の電圧を測定しただけでは、リード端子とソケットリードとの接触抵抗及び測定回路の配線抵抗が含まれてしまい、真のオン電圧Vonを求めることはできない。

【0029】本発明では、センス端子としてリード端子P9を設けて、パイポーラトランジスタ5がオン状態の時に、まずアナログスイッチSW1が一定時間オン状態にされ、このときのリード端子P9の電圧Vaを直流電圧計Vt3で測定し、引き続いてアナログスイッチSW3がオン状態にされ、このときのリード端子P9の電圧Vbを直流電圧計Vt3で測定する。この電圧Vaは、 $Va = V1 - I0 \cdot r1$ であり、また電圧Vbは、 $Vb = V2 + I0 \cdot r2$ であるから、上記Von'の式から明らかなように、この電圧Va、Vbを測定することで、誤差分 $I0(r1 + r2)$ を除去することができ、パイポーラトランジスタ5の求めるべき真のオン電圧Vonを求めることができる。

【0030】また、電池Bから供給されている直流電流I0を測定することで、真のオン電圧Von/直流電流I0の計算により、パイポーラトランジスタ5のオン抵抗を測定することができる。

【0031】なお、この測定において、アナログスイッチSW1～アナログスイッチSW4の抵抗、及びセンス端子であるリード端子P9とソケットリードとの接触抵抗などが存在するが、リード端子P9に接続される直流電圧計Vt3の抵抗値が極めて高いものであるため、アナログスイッチの抵抗、及びリード端子P9とソケットリードとの接触抵抗などは無視できるから、これらによる誤差分は測定結果に影響を与えることはない。

【0032】以上の説明では、パイポーラトランジスタ5の特性測定を例として行ったが、パイポーラトランジスタ5についても同様に測定することができるし、レギ

6

ュレータ6については関係するリード端子が少なくなるだけであり、同様に測定することができる。

【0033】このように、本発明においては、数オーム程度の低いオン抵抗を持つMOSトランジスタや、パイポーラトランジスタ、或いは100mA以上の大電流タイプのレギュレータのオン電圧、オン抵抗などを、半導体装置1のリード端子と測定用ソケットのリードとの間の接触抵抗や測定装置の配線抵抗による誤差分に影響されず、正確に測定することができる。また、入力信号をシリアル3線入力とし、入力信号を解析するデコーダ2に測定用のアドレスを割り当て、MOSトランジスタ4、パイポーラトランジスタ5、レギュレータ6などの各測定素子に対応してアナログスイッチSW1～アナログスイッチSW4などのアナログスイッチを切り換えることにより、半導体装置1のリード端子は全体で1本の増加で済み、半導体装置のリード端子の増加を抑制することができる。

【0034】

【発明の効果】本発明によれば、ソース端子となるリード端子とセンス端子となるリード端子が分離されることで、半導体装置のリード端子と測定装置のソケットのリードとの間に発生する接触抵抗や、測定装置の配線抵抗による誤差分を除去でき、出力用素子の正確な特性を測定することができる。

【0035】また、各出力素子の駆動と対応して選択的にオン・オフされるスイッチ素子をセンス端子となるリード端子に接続し、また信号入力端子のシリアル入力をデコードして前記スイッチ素子をオン・オフすることにより、特性測定のために増加するリード端子数を全体で1本とし、半導体装置のリード端子の増加を抑制することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る半導体回路及び特性測定回路例を示す図。

【図2】従来の測定方法を示す図。

【図3】従来の他の測定方法を示す図。

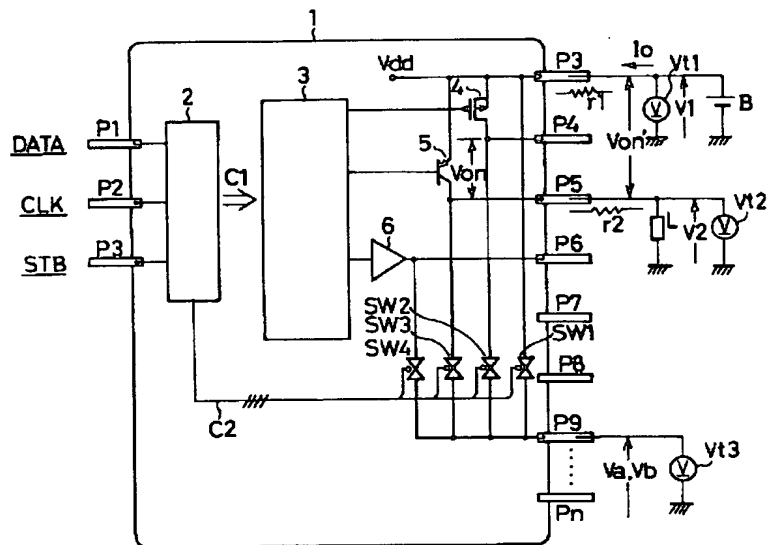
【図4】従来の更に他の測定方法を示す図。

【図5】リード端子の配置を変更した従来の測定方法を示す図。

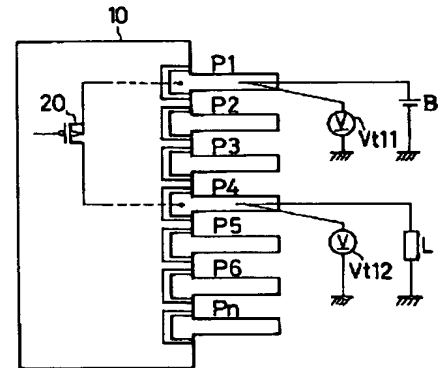
【符号の説明】

- 1 半導体装置
- 2 デコーダ
- 3 制御回路
- 4 MOSトランジスタ
- 5 パイポーラトランジスタ
- 6 レギュレータ
- SW1～SW4 アナログスイッチ
- P1～Pn リード端子

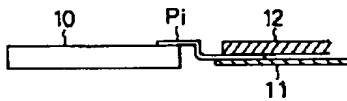
【図 1】



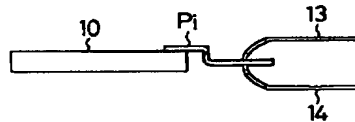
【図 2】



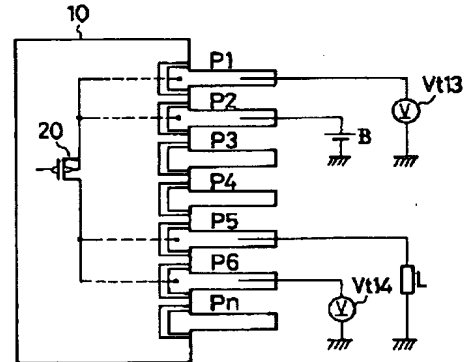
【図 3】



【図 4】



【図 5】



フロントページの続き

Fターム(参考) 2G003 AA01 AA02 AA07 AB00 AE01
 AF01 AG01 AG17 AH05
 2G032 AA00 AB01 AD01 AJ07 AK14
 AK15
 9A001 JJ45 KK37 LL05